

LPC1300 系列微控制器

第 11 章 通用异步收发器

用户手册 Rev1.02

广州周立功单片机发展有限公司

地址：广州市天河北路 689 号光大银行大厦 12 楼 F4

网址：<http://www.zlgmcu.com>

销售与服务网络

广州周立功单片机发展有限公司

地址：广州市天河北路 689 号光大银行大厦 12 楼 F4 邮编：510630

电话：(020)38730972 38730976 38730916 38730917 38730977

传真：(020)38730925

网址：<http://www.zlgmcu.com>

广州专卖店

地址：广州市天河区新赛格电子城 203-204 室

电话：(020)87578634 87569917

传真：(020)87578842

南京周立功

地址：南京市珠江路 280 号珠江大厦 2006 室

电话：(025)83613221 83613271 83603500

传真：(025)83613271

北京周立功

地址：北京市海淀区知春路 113 号银网中心 A 座
1207-1208 室（中发电子市场斜对面）

电话：(010)62536178 62536179 82628073

传真：(010)82614433

重庆周立功

地址：重庆市石桥铺科园一路二号大西洋国际大厦
（赛格电子市场）1611 室

电话：(023)68796438 68796439

传真：(023)68796439

杭州周立功

地址：杭州市天目山路 217 号江南电子大厦 502 室

电话：(0571)89719480 89719481 89719482

89719483 89719448 89719485

传真：(0571) 89719494

成都周立功

地址：成都市一环路南二段 1 号数码同人港 401 室（磨
子桥立交西北角）

电话：(028) 85439836 85437446

传真：(028) 85437896

深圳周立功

地址：深圳市深南中路 2070 号电子科技大厦 C 座 4
楼 D 室

电话：(0755)83781788（5 线）

传真：(0755)83793285

武汉周立功

地址：武汉市洪山区广埠屯珞瑜路 158 号 12128 室（华
中电脑数码市场）

电话：(027)87168497 87168297 87168397

传真：(027)87163755

上海周立功

地址：上海市北京东路 668 号科技京城东座 7E 室

电话：(021)53083452 53083453 53083496

传真：(021)53083491

西安办事处

地址：西安市长安北路 54 号太平洋大厦 1201 室

电话：(029)87881296 83063000 87881295

传真：(029)87880865

目录

第 11 章 通用异步收发器 (UART)	1
11.1 本章导读	1
11.2 基本配置	1
11.3 特性	1
11.4 管脚描述	1
11.5 时钟和功率控制	1
11.6 寄存器描述	2
11.6.1 UART接收缓冲器寄存器	3
11.6.2 UART发送器保持寄存器	3
11.6.3 除数锁存器LSB和MSB寄存器	4
11.6.4 UART中断使能寄存器	4
11.6.5 UART中断标识寄存器	5
11.6.6 UART FIFO控制寄存器	7
11.6.7 UART线控寄存器	7
11.6.8 UART Modem控制寄存器	8
11.6.9 UART线状态寄存器	10
11.6.10 UART Modem状态寄存器	12
11.6.11 UART高速缓存寄存器	12
11.6.12 UART Auto-baud控制寄存器	13
11.6.13 自动波特率 (Auto-baud)	13
11.6.14 Auto-baud模式	14
11.6.15 UART小数分频器寄存器	15
11.6.16 UART发送使能寄存器	18
11.6.17 UART RS485 控制寄存器	19
11.6.18 UART RS-485 地址匹配寄存器	20
11.6.19 UART1 RS-485 延时值寄存器	20
11.6.20 RS-485/EIA-485 模式的操作	20
11.7 结构	21

第11章 通用异步收发器 (UART)

11.1 本章导读

所有 LPC1300 系列 Cortex-M3 微控制器的 UART 模块都相同。但是，只有 LQFP48 封装提供了 $\overline{\text{DSR}}$ 、 $\overline{\text{DCD}}$ 和 $\overline{\text{RI}}$ Modem 信号的管脚配置。

11.2 基本配置

配置 UART 模块需使用以下寄存器：

1) 管脚：在使能 UART 时钟前，必须先对 IOCONFIG 寄存器模块（见“I/O 配置寄存器 IOCON_PIO_n”小节）中的 UART 管脚进行配置。

2) 功率：设置 SYSAHBCLKCTRL 寄存器中的位 12（见表“系统 AHB 时钟控制寄存器”）。

3) 外设时钟：通过对 UARTCLKDIV 寄存器（见表“UART 时钟分频寄存器”）进行编程，使能 UART 外设时钟。

11.3 特性

- 16-字节的收发 FIFO；
- 寄存器单元符合 ‘550 工业标准；
- 接收器 FIFO 触发点可为 1、4、8 和 14 字节；
- 内置波特率发生器；
- UART 既可实现软件流控制，也可实现硬件流控制；
- 支持 RS-485/EIA-485 9 位模式及输出使能；
- Modem 控制。

11.4 管脚描述

表 11.1 UART 管脚描述

管脚	类型	描述
RXD	输入	串行输入管脚。串行接收数据
TXD	输出	串行输出管脚。串行发送数据
$\overline{\text{RTS}}$	输出	请求发送。RS-485 方向控制管脚
$\overline{\text{DTR}}$	输出	数据终端就绪
$\overline{\text{DSR}}^{[1]}$	输入	数据设置就绪
$\overline{\text{CTS}}$	输入	清除发送
$\overline{\text{DCD}}^{[1]}$	输入	数据载波检测
$\overline{\text{RI}}^{[1]}$	输入	铃响指示

[1] 只用于 LQFP48 封装。

11.5 时钟和功率控制

UART 模块的时钟和功率由以下两个寄存器控制：

1) UART 模块可通过系统 AHB 时钟控制寄存器的位 12（见表“系统 AHB 时钟控制寄存器”）使能或关闭。

2) UART 外设时钟 UART_PCLK 在 UART 时钟分频器寄存器（见表“UART 时钟分频寄存器”）中使能。该时钟供 UART 波特率发生器使用。

注：在使能 UART 时钟前，必须先相应的 IOCON 寄存器中配置 UART 管脚。

11.6 寄存器描述

UART的寄存器结构如表 11.2所示。除数锁存器访问位（DLAB）位于U0LCR[7]中，可使能除数锁存器的访问。

表 11.2 寄存器概述：UART（基址：0x4000 8000）

名称	访问	地址偏移量	描述	复位值 ^[1]	注释
U0RBR	RO	0x000	接收缓冲寄存器。包含下一个要读取的已接收字符	n/a	当 DLAB=0
U0THR	WO	0x000	发送保持寄存器。在此写入下一个要发送的字符	n/a	当 DLAB=0
U0DLL	R/W	0x000	除数锁存 LSB。波特率除数值的最低有效字节。整个分频器用于产生小数波特率分频器的波特率	0x01	当 DLAB=1
U0DLM	R/W	0x004	除数锁存 MSB。波特率除数值的最高有效字节。整个分频器用于产生小数波特率分频器的波特率	0x00	当 DLAB=1
U0IER	R/W	0x004	中断使能寄存器。包含 7 个潜在的 UART 中断对应的各个中断使能位	0x00	当 DLAB=0
U0IIR	RO	0x008	中断 ID 寄存器。识别等待处理的中断	0x01	-
U0FCR	WO	0x008	FIFO 控制寄存器。控制 UART FIFO 的使用和模式	0x00	-
U0LCR	R/W	0x00C	线控制寄存器。包含帧格式控制和间隔产生控制	0x00	-
U0MCR	R/W	0x010	Modem 控制寄存器	0x00	-
U0LSR	RO	0x014	线状态寄存器。包含发送和接收状态的标志（包括线错误）	0x60	-
U0MSR	RO	0x018	Modem 状态寄存器	0x00	-
U0SCR	R/W	0x01C	高速缓存寄存器。8 位的临时存储空间，供软件使用	0x00	-
U0ACR	R/W	0x020	自动波特率控制寄存器。包含自动波特率特性的控制	0x00	-
-	-	0x024	保留	-	-
U0FDR	R/W	0x028	小数分频器寄存器。为波特率分频器产生时钟输入	0x10	-
-	-	0x02C	保留	-	-

续上表

名称	访问	地址偏移量	描述	复位值 ^[1]	注释
U0TER	R/W	0x030	发送使能寄存器。关闭 UART 发送器，使用软件流控制	0x80	-
-	-	0x034 - 0x048	保留	-	-
U0RS485CTRL	R/W	0x04C	RS-485/EIA-485 控制。包含了 RS-485/EIA-485 模式多方面的配置控制	0x00	-
U0ADRMATCH	R/W	0x050	RS-485/EIA-485 地址匹配。包含 RS-485/EIA-485 模式的地址匹配值	0x00	-
U0RS485DLY	R/W	0x054	RS-485/EIA-485 方向控制延迟	0x00	-

[1] 复位值仅指使用位中保存的数据，并不包括保留位的内容。

11.6.1 UART接收缓冲寄存器

U0RBR 是 UART RX FIFO 的最高字节，存放了最早接收到的字符，可通过总线接口进行读取。LSB（位 0）代表“最早”接收的数据位。若接收到的字符少于 8 位，那么未使用的 MSB 则用 0 填充。

若要访问 U0RBR，就必须将 U0LCR 中的除数锁存器访问位（DLAB）置 0。U0RBR 为只读寄存器。

由于 PE、FE 和 BI 位（见表 11.14）对应的是位于 RBR FIFO 顶部的字节（即下次读 RBR 时获得的那个字节），因此，要正确地成对读出有效的接收字节及其状态位，应首先读取 U0LSR 寄存器的内容，然后再读 U0RBR 中的字节。

表 11.3 UART 接收器缓冲寄存器（U0RBR – 地址 0x4000 8000，DLAB=0，只读）位描述

位	符号	描述	复位值
7:0	RBR	UART 接收器缓冲寄存器包含了 UART RX FIFO 当中最早接收到的字节	未定义
31:8	-	保留	-

11.6.2 UART发送器保持寄存器

U0THR 是 UART TX FIFO 的最高字节，也就是 TX FIFO 中最新的字符，可通过总线接口进行写入。LSB 代表要发送的第一个位。

若要访问 U0RBR，就必须将 U0LCR 中的除数锁存器访问位（DLAB）置 0。U0THR 为只写寄存器。

表 11.4 UART 发送保持寄存器（U0THR – 地址 0x4000 8000，DLAB=0，只写）位描述

位	符号	描述	复位值
7:0	THR	写 UART 发送保持寄存器会使数据保存到 UART 发送 FIFO 中。当字节达到 FIFO 的出口并且发送器就绪时，字节就会被发送	n/a
31:8	-	保留	-

11.6.3 除数锁存器LSB和MSB寄存器

UART 除数锁存器是 UART 波特率发生器的一部分。它与小数分频器一起使用，对 UART_PCLK 时钟进行分频以产生波特率时钟，该波特率时钟必须是所需波特率的 16 倍。U0DLL 和 U0DLM 寄存器一起构成了一个 16-位除数，其除数的低 8 位存放在 U0DLL 中，而高 8 位则存放在 U0DLM 中。数值 0x0000 会被作为 0x0001 处理，因为除数不能为 0。若要访问 U0RBR，就必须将 U0LCR 中的除数锁存器访问位（DLAB）置 0。U0THR 为只写寄存器。关于如何为 U0DLL 和 U0DLM 选择正确值的详细内容，请见“UART 小数分频器寄存器”小节。

表 11.5 UART 除数锁存器 LSB 寄存器（U0DLL – 地址 0x4000 8000，DLAB=1）位描述

位	符号	描述	复位值
7:0	DLLSB	UART 除数锁存 LSB 寄存器与 U0DLM 寄存器一起决定 UART 的波特率	0x01
31:8	-	保留	-

表 11.6 UART 除数锁存器 MSB 寄存器（U0DLM – 地址为 0x4000 8004，DLAB=1）位描述

位	符号	描述	复位值
7:0	DLMSB	UART 除数锁存 MSB 寄存器与 U0DLL 寄存器一起决定 UART 的波特率	0x00
31:8	-	保留	-

11.6.4 UART中断使能寄存器

U0IER 用于使能 4 个 UART 中断源。

表 11.7 UART 中断使能寄存器（U0IER – 地址 0x4000 8004，DLAB=0）位描述

位	符号	值	描述	复位值
0	RBR Interrupt Enable		使能 UART 的接收数据可用中断。它还控制着字符接收超时中断	0
		0	禁止 RDA 中断	
		1	使能 RDA 中断	
1	THRE Interrupt Enable		使能 UART 的 THRE 中断。该中断的状态可从 U0LSR[5]中读出	0
		0	禁止 THRE 中断	
		1	使能 THRE 中断	
2	RX Line Interrupt Enable		使能 UART 的 RX 线状态中断。该中断的状态可从 U0LSR[4:1]中读出	0
		0	禁止 RX 线状态中断	
		1	使能 RX 线状态中断	
3	-	-	保留	—
6:4	-		保留。用户软件不得将保留位置 1。读保留位的值为未定义	n/a
7	-	-	保留	0

续上表

位	符号	值	描述	复位值
8	ABEOIntEn		使能 auto-baud 结束中断	0
		0	禁止 auto-baud 结束中断	
		1	使能 auto-baud 结束中断	
9	ABTOIntEn		使能 auto-baud 超时中断	0
		0	禁止 auto-baud 超时中断	
		1	使能 auto-baud 超时中断	
31:10	-	-	保留。用户软件不得将保留位置 1。读保留位的值为未定义	n/a

11.6.5 UART 中断标识寄存器

U0IIR 提供状态代码用于指示一个待处理中断的优先级和中断源。在访问 U0IIR 过程中，中断被冻结。如果在访问 U0IIR 过程中产生了中断，该中断会被记录，下次访问 U0IIR 时可读出该中断。

表 11.8 UART 中断标识寄存器（U0IIR – 地址为 0x4004 8008，只读）位描述

位	符号	值	描述	复位值
0	IntStatus		中断状态。需要注意的是，U0IIR[0]为低电平有效。挂起的中断可通过 U0IIR[3:1]确定	1
		0	至少有一个中断被挂起	
		1	没有挂起的中断	
3:1	IntId		中断标识。U0IER[3:1]指示对应 UART RX FIFO 的中断。上面未列出的 U0IER[3:1]的其它组合都为保留值（100、101、111）	0
		011	1 – 接收线状态（RLS）	
		010	2a – 接收数据可用（RDA）	
		110	2b – 字符超时指示器（CTI）	
		001	3 – THRE 中断	
		000	4 – Modem 中断	
5:4	-		保留。用户软件不得将保留位置 1。读保留位的值为未定义	n/a
7:6	FIFO Enable		这些位等效于 U0FCR[0]	0
8	ABEOInt		Auto-baud 结束中断。若 auto-baud 已成功结束且中断被使能，则为真	0
9	ABTOInt		Auto-baud 超时中断。若 auto-baud 已超时且中断被使能，则为真	0
31:10	-		保留。用户软件不得将保留位置 1。读保留位的值为未定义	n/a

位 U0IIR[9:8]由 auto-baud 功能设置，用于发布超时信号或 auto-baud 结束条件信号。而 Auto-baud 中断条件的清除则是通过设置 Auto-baud 控制寄存器中的相应 Clear（清除）位来实现。

如果IntStatus位为 1，表示没有中断被挂起，此时IntId位为 0。如果IntStatus位为 0，表示有一个非auto-baud中断被挂起，此时IntId位会指出中断的类型，中断的处理见表 11.9。给定了U0IIR[3:0]的状态，中断处理程序就能确定中断源以及如何清除有效的中断。在退出中断服务程序之前，必须读取U0IIR来清除中断。

UART RLS 中断（U0IIR[3:1]=011）是最高优先级中断，只要 UART Rx 输入产生 4 个错误条件（溢出错误 OE、奇偶错误 PE、帧错误 FE 以及间隔中断 BI）中的任意一个，该位就会被置位。设置中断的 UART Rx 错误条件可通过 U0LSR[4:1]来查看。当读取 U0LSR 时，中断就会被清除。

UART RDA 中断（U0IIR[3:1]=010）与 CTI 中断（U0IIR[3:1]=110）共用第二优先级。当 UART Rx FIFO 深度到达 U0FCR[7:6]所定义的触发点时，RDA 就会被激活；当 UART Rx FIFO 深度低于触发点时，RDA 复位。当 RDA 中断激活时，CPU 可读出由触发点所定义的数据块。

CTI 中断（U0IIR[3:1]=110）是一个第二优先级中断，当 UART Rx FIFO 内含有至少一个字符并且在接收到 3.5 到 4.5 字符的时间内没有发生 UART Rx FIFO 动作时，该中断置位。任何 UART Rx FIFO 动作（UART RSR 的读取或写入）将会清除该中断。当接收到的信息不是触发点值的倍数时，CTI 中断将会清空 UART RBR。例如：如果外围设备想要发送一个长度为 105 个字符的信息，而触发值为 10 个字符，那么前 100 个字符将使 CPU 接收 10 个 RDA 中断，而剩下的 5 个字符使 CPU 收到 1 到 5 个 CTI 中断（取决于服务程序）。

表 11.9 UART 中断处理

U0IIR[3:0]值 ^[1]	优先级	中断类型	中断源	中断复位
0001	-	无	无	-
0110	最高	RX 线状态/错误	OE ^[2] 、PE ^[2] 、FE ^[2] 或 BI ^[2]	U0LSR ^[2] 读操作
0100	第二	RX 数据可用	Rx 数据可用或达到 FIFO 的触发点（U0FCR0=1）	U0LSR ^[3] 读操作或 UART FIFO 低于触发值
1100	第二	字符超时指示	RX FIFO 中至少有一个字符，并且在一段时间内没有字符输入或移出，该时间的长短取决于 FIFO 中的字符数以及在 3.5 到 4.5 字符的时间内的触发值 实际时间为：[(字长度)×7-2]×8+[(触发值-字符数)×8+1]RCLK	U0RBR ^[3] 读操作
0010	第三	THRE	THRE ^[2]	U0IIR ^[4] 读操作（如果 U0IIR 是中断源）或 THR 写操作

[1] “0000”、“0011”、“0101”、“0111”、“1000”、“1001”、“1010”、“1011”、“1101”、“1110”、“1111”均为保留值。

[2] 详细信息，请参见“UART 线状态寄存器”小节。

[3] 详细信息，请参见“UART 接收器缓冲区寄存器”小节。

[4] 详细信息，请参见“UART 中断标识寄存器”和“UART 发送保持寄存器”小节。

UART THRE 中断 (U0IIR[3:1]=001) 是第三优先级中断。当 UART THR FIFO 为空且满足特定的初始化条件时, 该中断激活。这些初始化条件是为了让 UART THR FIFO 有机会填入数据, 以免在系统启动时产生多个 THRE 中断。当 THRE=1 时, 且在上次 LSR 寄存器的 THRE=1 事件后, U0THR 中没有出现至少两个字符时, 这些初始化条件就会实现一个字符减去停止位的延时。当没有解码和服务 THRE 中断时, 该延时为 CPU 提供了写数据到 U0THR 的时间。当 UART THR FIFO 中曾经同时出现两个或更多字符, 而当前的 U0THR 为空时, THRE 中断就会立即被设置。当发生 U0THR 写操作或 U0IIR 读操作, 并且 THRE 为最高优先级中断 (U0IIR[3:1]=001) 时, THRE 中断复位。

11.6.6 UART FIFO控制寄存器

U0FCR 控制 UART RX 和 TX FIFO 的操作。

表 11.10 UART FIFO 控制寄存器 (U0FCR – 地址 0x4000 8008, 只写) 位描述

位	符号	值	描述	复位值
0	FIFO Enable	0	UART FIFO 被禁止。禁止在应用中使用	0
		1	高电平有效, 使能对 UART RX FIFO 和 TX FIFO 以及 U0FCR[7:1]的访问。该位必须置位以实现正确的 UART 操作。该位的任何变化都将使 UART FIFO 清空	
1	RX FIFO Reset	0	对两个 UART FIFO 均无影响	0
		1	写 1 到 U0FCR[1]将会清零 UART Rx FIFO 中的所有字节, 并复位指针逻辑, 该位可以自动清零	
2	TX FIFO Reset	0	对两个 UART FIFO 均无影响	0
		1	写 1 到 U0FCR[2]将会清零 UART Tx FIFO 中的所有字节, 并复位指针逻辑。该位会自动清零	
3	-	-	保留	0
5:4	-		保留。用户软件不得将保留位置 1。读保留位的值为未定义	n/a
7:6	RX Trigger Level		这两个位决定了接收 UART FIFO 在激活中断前必须写入的字符数量	0
		00	触发点 0 (默认 1 字节或 0x01)	
		01	触发点 1 (默认 4 字节或 0x04)	
		10	触发点 2 (默认 8 字节或 0x08)	
		11	触发点 3 (默认 14 字节或 0x0E)	
31:8	-	-	保留	-

11.6.7 UART线控寄存器

U0LCR 决定了要发生或接收的数字字符的格式。

表 11.11 UART 线控寄存器 (U0LCR-0x4000 800C) 位描述

位	符号	值	描述	复位值
1:0	Word Length Select	00	5-位字符长度	0
		01	6-位字符长度	
		10	7-位字符长度	
		11	8-位字符长度	

续上表

位	符号	值	描述	复位值
2	Stop Bit Select	0	1 个停止位	0
		1	2 个停止位（若 U0LCR[1:0]=00，则是 1.5 个停止位）	
3	Parity Enable-	0	禁能校验生成和检验	0
		1	使能校验生成和检验	
5:4	Parity Select	00	奇校验。数据+校验位中所包含的 1 的个数是一个奇数	n/a
		01	偶校验。数据+校验位中所包含的 1 的个数是一个偶数	
		10	强制“1”奇偶校验（stick parity）	
		11	强制“0”奇偶校验（stick parity）	
6	Break Control	0	禁能间隔传输功能	0
		1	使能间隔传输功能。当 U0LCR[6]为有效的高电平时，输出管脚 UART TXD 就会被强制为逻辑 0	
7	Divisor Latch Access Bit (DLAB)	0	禁能除数锁存器访问	0
		1	使能除数锁存器访问	
31:8	-	-	保留	-

11.6.8 UART Modem控制寄存器

U0MCR 使能 Modem 的回写模式并控制 Modem 的输出信号。

表 11.12 UART0 Modem 控制寄存器（U0MCR – 地址 0x4000 8010）位描述

位	符号	值	描述	复位值
0	DTR Control		选择 Modem 输出管脚 DTR。当 Modem 回写模式激活时，该位读出为 0	0
1	RTS Control		选择 Modem 输出管脚 RTS。当 Modem 回写模式激活时，该位读出为 0	0
3:2	-	NA	保留。用户软件将保留位置 1。读保留位的值为未定义	0
4	Loopback Mode Select		Modem 回写模式提供了执行诊断回写测试的机制。发送器输出的串行数据在内部连接到接收器的串行输入端。输入管脚 RXD 对回写操作无影响，而输出管脚 TXD 保持为标记状态（marking state）。4 个 Modem 输入端（ $\overline{CTS}$ 、 $\overline{DSR}$ 、 $\overline{RI}$ 和 $\overline{DCD}$ ）与外部断开。从外部看来，Modem 输出端（ $\overline{RTS}$ 、DTR）无效。而从内部看来，4 个 Modem 输出都连接到 4 个 Modem 输入上。这样连接的结果将导致 U0MSR 的高 4 位由 U0MCR 的低 4 位驱动，而不是在正常模式下由 4 个 Modem 输入驱动。这样在回写模式下，写 U0MCR 的低 4 位可产生 Modem 状态中断	0
		0	禁能 Modem 回写模式	
		1	使能 Modem 回写模式	

续上表

位	符号	值	描述	复位值
5	-	NA	保留。用户软件不得将保留位置 1。读保留位的值为未定义	0
6	RTSen	0	禁止 auto-rtts 流控制	0
		1	使能 auto-rtts 流控制	
7	CTSens	0	禁止 auto-cts 流控制	0
		1	使能 auto-cts 流控制	

1. Auto-flow控制

如果启动了 auto-RTS 模式，UART 的接收 FIFO 硬件将控制 UART 的 $\overline{\text{RTS}}$ 输出。如果启动的是 auto-CTS 模式，UART 的 U0TSR 硬件只会在 $\overline{\text{CTS}}$ 输入信号有效时启动发送。

(1) Auto-RTS

Auto-RTS 功能是通过设置 RTSen 位来启动的。Auto-RTS 数据流控制在 U0RBR 模块中产生，链接到设定的接收 FIFO 触发点。如果启动了 auto-RTS，数据流的控制如下：

当接收 FIFO 水平达到设定的触发点时， $\overline{\text{RTS}}$ 会被拉高（变为高电平）。在达到触发点后，发送 UART 可能还会发送额外的字节（假定发送 UART 有另一个字节要发送），因为 UART 在开始发送额外字节之前可能不知道 $\overline{\text{RTS}}$ 信号已撤销。一旦接收 FIFO 达到前面的触发点， $\overline{\text{RTS}}$ 就会自动重新生效（变为低电平）。 $\overline{\text{RTS}}$ 重新生效指示发送 UART 继续发送数据。

如果关闭了 auto-RTS 模式，UART 的 $\overline{\text{RTS}}$ 输出由 RTSen 位控制。如果启动了 auto-RTS 模式， $\overline{\text{RTS}}$ 输出将由硬件控制。并且 $\overline{\text{RTS}}$ 的实际值将会复制到 UART 的 RTS Control 位中。只要启动了 auto-RTS 模式，软件就只能对 RTS Control 位的值进行读取。

示例：假设 UART 工作在 ‘550 工业标准下，将 U0FCR 中的触发值设置为 0x2，此时如果启动了 Auto-RTS 模式，当接收 FIFO 内出现了 8 个字节（见表 11.10）时，UART 将会把 $\overline{\text{RTS}}$ 输出拉高。当接收 FIFO 达到先前的触发值（4 个字节）时， $\overline{\text{RTS}}$ 输出将会再次被拉低。

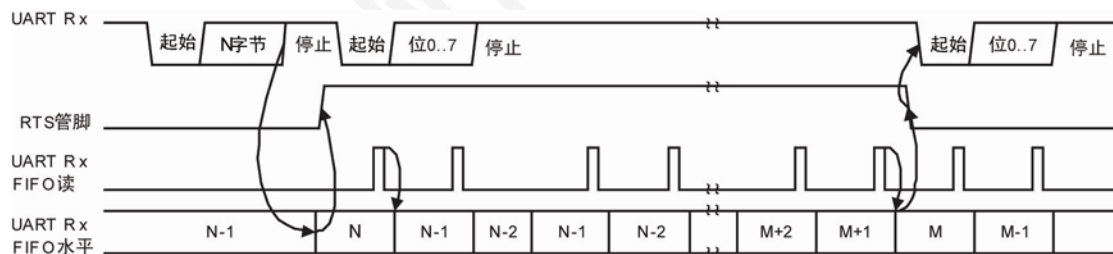


图 11.1 Auto-RTS 功能时序

(2) Auto-CTS

Auto-CTS 功能是通过设置 CTSen 位来启动的。如果启动了 Auto-CTS 功能，在发送下一个数据字节之前，U0TSR 模块中的发送电路会先对 $\overline{\text{CTS}}$ 输入进行检查。当 $\overline{\text{CTS}}$ 有效（低电平）时，发送器就会将下一个字节发送出去。如果要发送器停止发送后续的字节，必须在末尾的停止位发送出一半之前释放 $\overline{\text{CTS}}$ 。在 Auto-CTS 模式下，即使 U0MSR 中的 Delta CTS 位被置位， $\overline{\text{CTS}}$ 信号的变化也不会触发 Modem 状态中断，除非 CTS Interrupt Enable 位被置位。表 11.13 列出了产生 Modem 状态中断的情况。

表 11.13 Modem 状态中断产生

使能 Modem 状态中断 (U0IER[3])	CTSen (U0MCR[7])	CTS 中断使 能(U0IER[7])	Delta CTS (U0MSR[0])	Delta DCD 或后沿 RI 或 Delta DSR (U0MSR[3] 或 U0MSR[2]或 U0MSR[1])	Modem 状态中断
0	x	x	x	x	否
1	0	x	0	0	否
1	0	x	1	x	是
1	0	x	x	1	是
1	1	0	x	0	否
1	1	0	x	1	是
1	1	1	0	0	否
1	1	1	1	x	是
1	1	1	x	1	是

Auto-CTS功能可减少对主机系统的中断。当流控制被使能时， $\overline{\text{CTS}}$ 状态的改变不会触发主机中断，因为器件会自动控制其发送器。不使用Auto-CTS时，发送器会将任何存放在发送FIFO内的数据都发送出去，从而导致接收器发生溢出错误。图 11.5给出了Auto-CTS的功能时序。

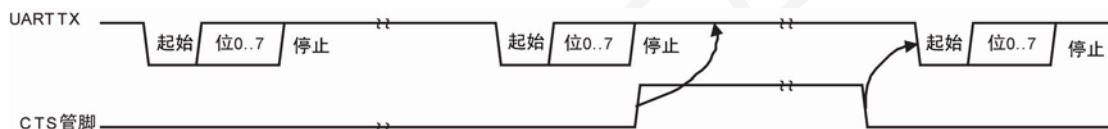


图 11.2 Auto-CTS 功能时序

开始发送第一个字符时， $\overline{\text{CTS}}$ 信号会被拉低。一旦处理中的数据传输结束了，发送就会停止。 $\overline{\text{CTS}}$ 被拉高时，UART 会不断地发送“1”。一旦 $\overline{\text{CTS}}$ 使无效的数据传输恢复了，起始位就会被发送，然后是下一个字符的数据位。

11.6.9 UART线状态寄存器

U0LSR 是一个只读寄存器，提供 UART TX 和 RX 模块的状态信息。

表 11.14 UART 线状态寄存器 (U0LSR – 地址 0x4000 8014, 只读) 位描述

位	符号	值	描述	复位值
0	Receiver Data Ready (RDR)		当 U0RBR 包含未读字符时, U0LSR[0]就会被置位; 当 UART RBR FIFO 为空时, U0LSR[0]就会被清零	0
		0	U0RBR 为空	
		1	U0RBR 包含有效数据	
1	Overrun Error (OE)		溢出错误条件在错误发生后立即设置。读 U0LSR 会清零 U0LSR[1]。当 UART RSR 已有新的字符就绪, 而 UART RBR FIFO 已满时, U0LSR[1]被置位。此时, UART RBR FIFO 将不会被覆盖, UART RSR 内的字符将会丢失	0
		0	溢出错误状态未激活	
		1	溢出错误状态激活	

续上表

位	符号	值	描述	复位值
2	Parity Error (PE)		当接收字符的校验位处于错误状态时, 校验错误就会产生。 读 U0LSR 会清零 U0LSR[2]。校验错误检测时间取决于 U0FCR[0] 注: 校验错误与 UART RBR FIRO 顶部的字符相关	0
		0	校验错误状态未激活	
		1	校验错误状态激活	
3	Framing Error (FE)		当接收字符的停止位为逻辑 0 时, 就会发生帧错误。读 U0LSR 会清零 U0LSR[3]。帧错误检测时间取决于 U0FCR0。当检测到 有帧错误时, RX 会尝试与数据重新同步, 并假设错误的停 止位实际是一个超前的起始位。但即使没有出现帧错误, 它 也无法假设下一个接收到的字符是正确的 注: 帧错误与 UART RBR FIRO 顶部的字符相关	0
		0	帧错误状态未激活	
		1	帧错误状态激活	
4	Break Interrupt (BI)		在发送整个字符(起始位、数据、校验位以及停止位)过程 中, RXD1 如果保持在空闲状态(全“0”), 则产生间隔中 断。一旦检测到间隔条件, 接收器立即进入空闲状态, 直到 RXD1 进入标记状态(全“1”)。读 U0LSR 会清零该状态 位。间隔检测的时间取决于 U0FCR[0] 注: 间隔中断与 UART RBR FIRO 顶部的字符相关	0
		0	间隔中断状态未激活	
		1	间隔中断状态激活	
5	Transmitter Holding Register Empty (THRE)		当检测到 UART THR 已空时, THRE 就会立即被设置。写 U0THR 会清零 THRE	1
		0	U0THR 包含有效字符	
		1	U0THR 为空	
6	Transmitter Empty (TEMT)		当 U0THR 和 U0TSR 同时为空时, TEMT 就会被设置; 而当 U0TSR 或 U0THR 任意一个包含有效数据时, TEMT 就会被 清零	1
		0	U0THR 和/或 U0TSR 包含有效数据	
		1	U0THR 和 U0TSR 为空	
7	Error in RX FIFO (RXFE)		当一个带有 RX 错误(如: 帧错误、校验错误或间隔中断) 的字符载入到 U0RBR 中时, U0LSR[7]就会被设置。当 U0LSR 寄存器被读取并且 UART FIFO 中不再有错误时, 该位就会清 零	0
		0	U0RBR 中没有 UART RX 错误或 U0FCR[0]=0	
		1	UART RBR 包含至少一个 UART RX 错误	
31:8	-	-	保留	-

11.6.10 UART Modem状态寄存器

U0MSR 是一个只读寄存器，提供 Modem 输入信号的状态信息。读 U0MSR 会清零 U0MSR[3:0]。需要注意的是，Modem 信号不会对 UART 操作有直接影响，它们有助于 modem 信号操作的软件实现。

表 11.15 UART Modem 状态寄存器（U0MSR – 地址 0x4000 8018）位描述

位	符号	值	描述	复位值
0	Delta CTS		当输入端 $\overline{\text{CTS}}$ 的状态改变时，该位置位。读 U0MSR 会清零该位	0
		0	没有检测到 Modem 输入端 $\overline{\text{CTS}}$ 上的状态变化	
		1	检测到 Modem 输入端 $\overline{\text{CTS}}$ 上的状态变化	
1	Delta DSR		当输入端 $\overline{\text{DSR}}$ 的状态改变时，该位置位。读 U0MSR 会清零该位	0
		0	没有检测到 Modem 输入端 $\overline{\text{DSR}}$ 上的状态变化	
		1	检测到 Modem 输入端 $\overline{\text{DSR}}$ 上的状态变化	
2	Trailing Edge RI		当输入端 $\overline{\text{RI}}$ 上低电平到高电平的跳变时，该位置位。读 U0MSR 会清零该位	0
		0	没有检测到 Modem 输入端 $\overline{\text{RI}}$ 上的状态变化	
		1	检测到 $\overline{\text{RI}}$ 上的低电平往高电平跳变的变化	
3	Delta DCD		当输入端 $\overline{\text{DCD}}$ 的状态改变时，该位置位。读 U0MSR 会清零该位	0
		0	没有检测到 Modem 输入端 $\overline{\text{DCD}}$ 上的变化	
		1	检测到 Modem 输入端 $\overline{\text{DCD}}$ 上的变化	
4	CTS		清除发送状态。输入信号 $\overline{\text{CTS}}$ 的补码。在 Modem 回写模式下，该位连接到 U0MCR[1]	0
5	DSR		数据设置就绪状态。输入信号 $\overline{\text{DSR}}$ 的补码。在 Modem 回写模式下，该位连接到 U0MCR[0]	0
6	RI		响铃指示状态。输入 $\overline{\text{RI}}$ 的补码。在 Modem 回写模式下，该位连接到 U0MCR[2]	0
7	DCD		数据载波检测状态。输入 $\overline{\text{DCD}}$ 的补码。在 Modem 回写模式下，该位连接到 U0MCR[3]	0
31:8	-	-	保留	-

11.6.11 UART高速缓存寄存器

U0SCR 不会对 UART 操作有影响。用户可自由对该寄存器进行读写。不提供中断接口向主机指示 U0SCR 所发生的读或写操作。

表 11.16 UART 高速缓存寄存器（U0SCR – 地址 0x4000 8014）位描述

位	符号	描述	复位值
7:0	Pad	一个可读、可写的字节	0x00
31:8	-	保留	-

11.6.12 UART Auto-baud控制寄存器

在用户测量波特率的输入时钟/数据速率期间，整个测量过程就是由 UART Auto-baud 控制寄存器（U0ACR）进行控制的。用户可自由地读写该寄存器。

表 11.17 Auto-baud 控制寄存器（U0ACR – 地址 0x4000 8020）位描述

位	符号	值	描述	复位值
0	Start		在 auto-baud 功能结束后，该位会自动清零	0
		0	Auto-baud 功能停止（auto-baud 功能不运行）	
		1	Auto-baud 功能启动（auto-baud 功能正在运行）。Auto-baud 运行位。该位会在 auto-baud 功能结束后自动清零	
1	Mode		Auto-baud 模式选择位	0
		0	模式 0	
		1	模式 1	
2	AutoRestart	0	不重新启动	0
		1	如果超时则重新启动（计数器会在下一个 UART Rx 下降沿重新启动）	
7:3	-	NA	保留。用户软件不应对其写入 1。从保留位读出的值未定义	0
8	ABEOIntClr		Auto-baud 中断结束清零位（仅可写访问）	0
		0	写 0 无影响	
		1	写 1 将 U0IIR 中相应的中断清除	
9	ABTOIntClr		Auto-baud 超时中断清零位（仅可写访问）	0
		0	写 0 无影响	
		1	写 1 将 U0IIR 中相应的中断清除	
31:10	-	NA	保留。用户软件不得将保留位置 1。读保留位的值为未定义	0

11.6.13 自动波特率（Auto-baud）

UART auto-baud 功能可用于测量基于“AT”协议（Hayes 命令）的输入波特率。如果 auto-baud 特性被使能，那么 auto-baud 特性将测量接收数据流中的 1 位所消耗的时间，并根据这个结果来设置除数锁存寄存器 U0DLM 和 U0DLL。

Auto-baud 功能是通过置位 U0ACR 起始位来启动的，并通过清零 U0ACR 起始位来停止。Auto-baud 一旦结束，起始位就将自动清零，并且对该起始位进行读取将会返回 auto-baud 的状态（等待处理/完成）。

可通过设置 U0ACR 模式位来使用两种 auto-baud 测量模式。在模式 0 下，波特率是通过对 UART RX 管脚上两个连续的下降沿进行测量（起始位的下降沿和最低有效位的下降沿）来得到的。而在模式 1 下，波特率则是通过测量 UART RX 管脚上的下降沿和后续的上升沿之间的时间（起始位的长度）来得到的。

如果出现超时（速率测量计数器溢出），U0ACR AutoRestart 位可用于自动重启波特率测量。如果该位被置位，速率测量将会在 UART Rx 管脚的下一个下降沿重新启动。

Auto-baud 功能会产生两种中断:

- 若中断使能, 则 U0IIR ABTOInt 中断将置位 (U0IER ABTOIntEn 置位且自动波特率测量寄存器溢出);
- 若中断使能, 则 U0IIR ABEOInt 中断将置位 (U0IER ABEOIntEn 置位且 auto-baud 已经成功完成)。

Auto-baud 中断必须通过置位相应的 U0ACR ABTOIntClr 位和 ABEOIntEn 位来清零。

在 auto-baud 期间, 小数波特率发生器通常被禁用 (即 DIVADDVAL = 0)。但是, 如果小数波特率发生器被启动 (即 DIVADDVAL > 0), 那么它将影响 UART Rx 管脚波特率的测量, 但 U0FDR 寄存器的值在速率测量后不会被修改。此外, 当使用 auto-baud 时, 任何对 U0DLM 和 U0DLL 寄存器的写操作都必须在写 U0ACR 寄存器之前完成。UART 支持的最小和最大波特率受 UART_PCLK、数据的位数、停止位以及校验位的影响。

$$\text{最小速率} = \frac{2 \times \text{PCLK}}{16 \times 2^{15}} \leq \text{UART}_{\text{波特率}} \leq \frac{\text{PCLK}}{16 \times (2 + \text{数据位} + \text{校验位} + \text{停止位})} = \text{最大速率} \quad (2)$$

11.6.14 Auto-baud 模式

当软件执行 “AT” 命令时, 它采用期望的字符格式对 UART 进行配置, 并置位 U0ACR 起始位。用户不必关心除数锁存器 U0DLM 和 U0DLL 内的初始值。由于字母 “A” 或 “a” ASCII 编码 (“A” = 0x41, “a” = 0x61) 的关系, UART Rx 管脚所检测的起始位以及期望字符的 LSB 是由两个下降沿来限定的。当 U0ACR 起始位被置位时, auto-baud 协议将执行以下步骤:

1) U0ACR 起始位一旦置位, 波特率测量计数器立即复位, 同时 UART U0RSR 复位。U0RSR 波特率切换为最高速率。

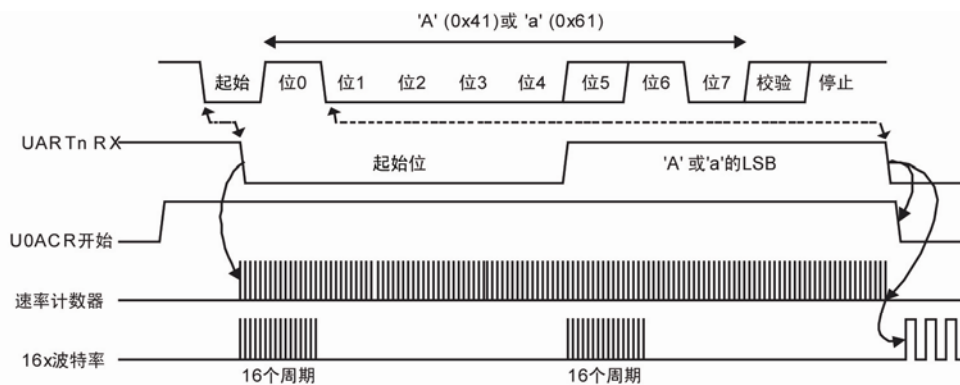
2) UART Rx 管脚上的下降沿触发起始位的开始。波特率测量计数器将开始对 UART_PCLK 周期 (可选择被小数波特率发生器预分频) 进行计数。

3) 在接收起始位的过程中, RSR 波特率输入端会产生 16 个脉冲, 脉冲频率和 (小数波特率发生器预分频) UART 输入时钟相同, 这样, 保证了起始位存放在 U0RSR 中。

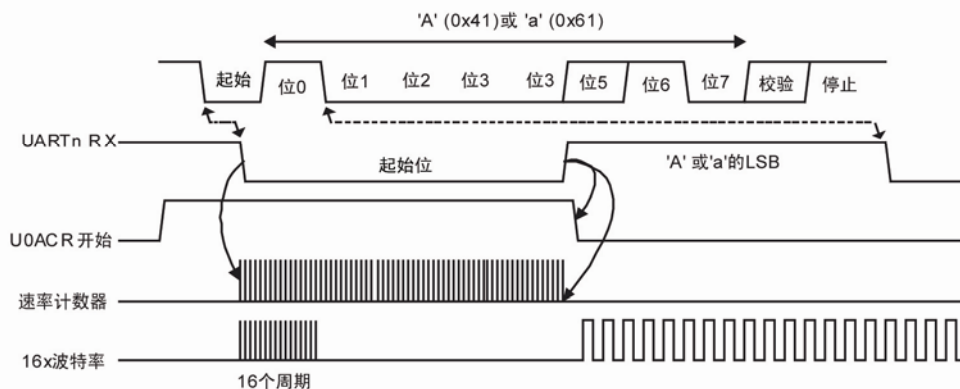
4) 在接收起始位的过程中 (以及模式 0 下的字符 LSB), 速率计数器将随着被预分频的 UART 输入时钟 (UART_PCLK) 递增。

5) 如果是模式 0, 那么速率计数器将会在 UART Rx 管脚的下一个下降沿停止。如果是模式 1, 那么速率计数器将会在 UART Rx 管脚的下一个上升沿停止。

6) 速率计数器的值被载入到 U0DLM/U0DLL 中, 并且波特率将会切换到正常操作模式。在设置完 U0DLM/U0DLL 后, 如果 auto-baud 结束中断被使能, U0IIR ABEOInt 将会被置位。接着 U0RSR 继续接收 “A/a” 字符剩下的其它位。



a. 模式 0（起始位和 LSB 均用于 auto-baud 功能）



b. 模式 1（只有起始位是用于 auto-baud 功能）

图 11.3 自动波特率 a) 模式 0 和 b) 模式 1 的波形图

11.6.15 UART 小数分频器寄存器

UART 小数分频寄存器（U0FDR）控制产生波特率的时钟预分频器，并且用户可自由对该寄存器进行读写操作。该预分频器使用 APB 时钟并根据指定的小数要求产生输出时钟。

注：如果小数分频器有效（DIVADDVAL > 0）且 DLM = 0，则 DLL 寄存器的值必须大于或等于 3。

表 11.18 UART 小数分频寄存器（U0FDR – 地址 0x4000 8028）位描述

位	功能	值	描述	复位值
3:0	DIVADDVAL	0	产生波特率的预分频除数值。如果该字段为 0，小数波特率发生器将不会影响 UARTn 的波特率	0
7:4	MULVAL	1	波特率预分频乘数值。不管是否使用小数波特率发生器，为了让 UARTn 正常运作，该字段必须大于或等于 1	1
31:8	-	NA	保留。用户软件将保留位 1。读保留位的值为未定义	0

该寄存器控制产生波特率的时钟预分频器。寄存器的复位值会让 UART 的小数功能保持在禁用状态，从而确保 UART 在软件和硬件方面能够与不具备该特性的 UART 完全兼容。

UART 波特率的计算:

$$\text{UART}_{\text{波特率}} = \frac{\text{PCLK}}{16 \times (256 \times \text{U0DLM} \times \text{U0DLL}) \times \left(1 + \frac{\text{DivAddVal}}{\text{MulVal}}\right)} \quad (3)$$

其中 UART_PCLK 为外设时钟, U0DLM 和 U0DLL 为标准 UART 波特率分频器寄存器, 而 DIVADDVAL 和 MULVAL 为 UART 小数波特率发生器的特定参数。

MULVAL 和 DIVADDVAL 的值应符合以下条件:

- 1) $1 \leq \text{MULVAL} \leq 15$ 。
- 2) $0 \leq \text{DIVADDVAL} \leq 14$ 。
- 3) $\text{DIVADDVAL} < \text{MULVAL}$ 。

U0FDR 的值在发送/接收数据的过程中不应进行更改, 否则可能会导致数据丢失或损坏。

如果 U0FDR 寄存器值不满足上述两个要求, 那么小数分频器输出则为未定义。如果 DIVADDVAL 为 0, 那么小数分频器将被禁能, 并且不会对时钟进行分频。

1. 波特率计算

UART 可以与小数分频器一起工作, 也可以不使用小数分频器。在实际应用中, 使用几种不同的小数分频器设置很可能会获得期望的波特率。下面的算法描绘了查找一组 DLM、DLL、MULVAL 以及 DIVADDVAL 值的方法。这组参数产生的波特率与期望值的相对误差小于 1.1%。

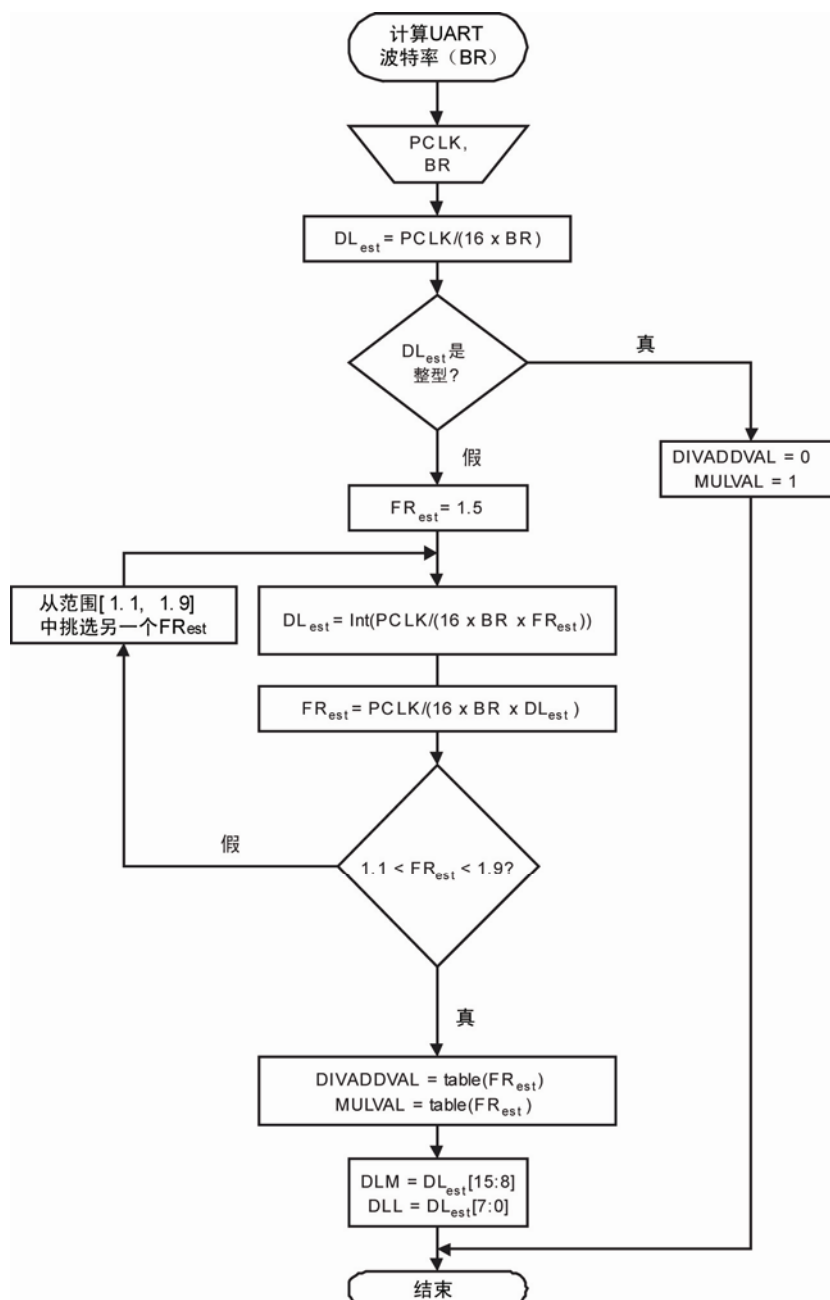


图 11.4 设置 UART 分频器的算法

表 11.19 小数分频器设置查找表

FR	DivAddVal/ MulVal	FR	DivAddVal/ MulVal	FR	DivAddVal/ MulVal	FR	DivAddVal/ MulVal
1.000	0/1	1.250	1/4	1.500	1/2	1.750	3/4
1.067	1/15	1.267	4/15	1.533	8/15	1.769	10/13
1.071	1/14	1.273	3/11	1.538	7/13	1.778	7/9
1.077	1/13	1.286	2/7	1.545	6/11	1.786	11/14
1.083	1/12	1.300	3/10	1.556	5/9	1.800	4/5
1.091	1/11	1.308	4/13	1.571	4/7	1.818	9/11
1.100	1/10	1.333	1/3	1.583	7/12	1.833	5/6
1.111	1/9	1.357	5/14	1.600	3/5	1.846	11/13
1.125	1/8	1.364	4/11	1.615	8/13	1.857	6/7
1.133	2/15	1.375	3/8	1.625	5/8	1.867	13/15
1.143	1/7	1.385	5/13	1.636	7/11	1.875	7/8
1.154	2/13	1.400	2/5	1.643	9/14	1.889	8/9
1.167	1/6	1.417	5/12	1.667	2/3	1.900	9/10
1.182	2/11	1.429	3/7	1.692	9/13	1.909	10/11
1.200	1/5	1.444	4/9	1.700	7/10	1.917	11/12
1.214	3/14	1.455	5/11	1.714	5/7	1.923	12/13
1.222	2/9	1.462	6/13	1.727	8/11	1.929	13/14
1.231	3/13	1.467	7/15	1.733	11/15	1.933	14/15

(1) 范例 1: PCLK = 14.7456 MHz, BR = 9600

根据所提供的算法, $DL_{est} = PCLK/(16 \times BR) = 14.7456\text{MHz}/(16 \times 9600) = 96$ 。因为这里的 DL_{est} 是一个整数, 所以 DIVADDVAL = 0, MULVAL = 1, DLM = 0 且 DLL = 96。

(2) 范例 2: UART_PCLK = 12 MHz, BR = 115200

根据所提供的算法 $DL_{est} = PCLK/(16 \times BR) = 12\text{MHz}/(16 \times 115200) = 6.51$ 。该算式中的 DL_{est} 并不是整数, 因此下一步就要对 FR 参数进行估算。使用 $FR_{est} = 1.5$ 进行首次估算, 得到新的 $DL_{est} = 4$, 然后使用 $FR_{est} = 1.628$ 再进行计算。由于 $FR_{est} = 1.628$ 是在 1.1 到 1.9 的指定范围之内, 因此 DIVADDVAL 和 MULVAL 的值可通过附带的查找表获得。

在表 11.19 中, 最接近 $FR_{est} = 1.628$ 的值为 $FR = 1.625$ 。也就是说 DIVADDVAL = 5 而 MULVAL = 8。

基于这些查找结果, 建议 UART 设置为 DLM = 0, DLL = 4, DIVADDVAL = 5 和 MULVAL = 8。根据上面的公式③, UART 的波特率为 115384。该速率与原来指定的 115200 之间存在 0.16% 的相对误差。

11.6.16 UART 发送使能寄存器

除了配备完整的硬件流控制 (上述的 auto-CTS 和 auto-RTS 机制) 之外, U0TER 还可以实现软件流控制。当 TxEn=1 时, 只要数据可用, UART 发送器就会一直发送数据。一旦 TxEn 变为 0, UART 就会停止数据传输。

虽然表 11.20 描述了如何利用 TxEn 位来实现软件流控制, 但我们强烈建议用户采用 UART 硬件所实现的自动流控制特性处理软件流控制, 并限制 TxEn 位对软件流控制的范围。

表 11.20 描述了如何利用 TxEn 位来实现软件流控制。

表 11.20 UART 发送使能寄存器 (U0TER – 地址 0x4000 8030) 位描述

位	符号	描述	复位值
6:0	-	保留。用户软件不得将保留位置 1。读保留位的为未定义	n/a
7	TxEN	该位为 1 时（复位后），一旦先前的数据都被发送出去后，写入 THR 的数据就会在 TxD 管脚上输出。如果在发送某字符时该位被清零，那么在将该字符发送完毕后就不再发送数据，直到该位被置“1”。也就是说，该位为 0 时会阻止字符从 THR 或 TX FIFO 传输到发送移位寄存器。当检测到硬件握手 TX-permit 信号 ($\overline{\text{CTS}}$) 变为假时，或者在接收到 XOFF 字符 (DC3) 时，软件通过执行软件握手可以将该位清零。当检测到 TX-permit 信号变为真时，或者在接收到 XON 字符 (DC1) 时，软件又能将该位重新置位	1
31:8	-	保留	-

11.6.17 UART RS485 控制寄存器

U0RS485CTRL 寄存器控制 UART 在 RS-485/EIA-485 模式下的配置。

表 11.21 UART RS485 控制寄存器 (U0RS485CTRL – 地址 0x4000 804C) 位描述

位	符号	值	描述	复位值
0	NMMEN	0	RS-485/EIA-485 普通多点模式 (NMM) 禁能	0
		1	使能 RS-485/EIA-485 普通多点模式 (NMM)。在该模式下，当接收字符使 UART 设置校验错误并产生中断时，对地址进行检测	
1	RXDIS	0	使能接收器	0
		1	禁能接收器	
2	AADEN	0	禁能自动地址检测 (AAD)	0
		1	使能自动地址检测 (AAD)	
3	SEL	0	如果使能了方向控制 (位 DCTRL =1), 管脚 $\overline{\text{RTS}}$ 会被用于方向控制	0
		1	如果使能了方向控制 (位 DCTRL =1), 管脚 $\overline{\text{DTR}}$ 会被用于方向控制	
4	DCTRL	0	禁能自动方向控制	0
		1	使能自动方向控制	
5	OINV		该位保留了 $\overline{\text{RTS}}$ (或 $\overline{\text{DTR}}$) 管脚上方向控制信号的极性	0
		0	当发送器有数据要发送时，方向控制管脚会被驱动为逻辑“0”。在最后一个数据位被发送出去后，该位就会被驱动为逻辑“1”	
		1	当发送器有数据要发送时，方向控制管脚就会被驱动为逻辑“1”。在最后一个数据位被发送出去后，该位就会被驱动为逻辑“0”	
31:6	-	-	保留。用户软件不得将保留位置 1。读保留位的值为未定义	n/a

11.6.18 UART RS-485 地址匹配寄存器

U0RS485ADRMATCH 寄存器包含了 RS-485/EIA-485 模式的地址匹配值。

表 11.22 UART RS-485 地址匹配寄存器（U0RS485ADRMATCH – 地址 0x4000 8050）位描述

位	符号	描述	复位值
7:0	ADRMATCH	包含了地址匹配值	0x00
31:8	-	保留	-

11.6.19 UART1 RS-485 延时值寄存器

对于最后一个停止位离开 TXFIFO 到撤销 $\overline{\text{RTS}}$ （或 $\overline{\text{DTR}}$ ）信号之间的延时，用户在 8 位的 RS485DLY 寄存器内进行设定。该延迟时间是以波特率时钟周期为单位的。可设定任何从 0 到 255 位时间的延时。

表 11.23 UART RS-485 延时值寄存器（U0RS485DLY – 地址 0x4000 80454）位描述

位	符号	描述	复位值
7:0	DLY	包含了方向控制（RTS 或 DTR）延时值。该寄存器与 8 位计数器一起工作	0x00
31:8	-	保留，用户软件不应向保留位写入 1。从保留位读出的值为未定义	n/a

11.6.20 RS-485/EIA-485 模式的操作

RS-485/EIA-485 特性允许 UART 配置为可寻址的从机。可寻址从机是其中一个由同一主机控制的多从机。

UART 主机发送器通过将校验位（第 9 位）置“1”来标识地址字符。而对于数据字符，校验位会被置“0”。

每一个 UART 从机接收器都会被配给一个唯一地址。从机可设定为手动或自动丢弃那些地址与本机地址不相符的数据。

RS-485/EIA-485 正常多点模式（NMM）

该模式是通过置位 RS485CTRL 的位 0 来启动的。在该模式下，当接收到的数据字节使 UART 设置校验错误并产生中断时，就会进行地址检测。

如果接收器被禁能（RS485CTRL 位 1=“1”），任何接收到的数据字节都会被丢弃且不会存放到 RXFIFO 中。当检测到地址字节（校验位=“1”）时，接收到的数据就会被存放到 RXFIFO 中，并产生 Rx 数据就绪中断。此时，处理器可读出地址字节，并决定是否使能接收器接收后面的数据。

当接收器被使能（RS485CTRL 位 1=“0”）时，所有接收到的字节（无论是数据还是地址）都会被存放到 RXFIFO 中。当接收到地址字符时，校验错误中断就会产生，同时处理器会决定是否将接收器禁能。

RS-485/EIA-485 自动地址检测（AAD）模式

当 RS485CTRL 寄存器的位 0（9 位模式使能）和位 2（AAD 模式使能）同时置位时，UART 就会处于自动地址检测模式。

在该模式下，接收器会将任何接收到的地址字符（校验位=“1”）与 RS485ADRMATCH 寄存器中设定的 8 位地址值进行比较。

如果接收器被禁能 (RS485CTRL 位 1=“1”), 则任何接收到的字节, 无论是数据字节还是地址字节, 只要与 RS485ADRMATCH 的值不匹配, 都会被丢弃。

当检测到匹配的地址字符时, 地址字符和校验位就会被存放到 RXFIFO 中, 此外, 接收器将会自动使能 (RS485CTRL 位 1 将会由硬件清零)。接收器还会产生 Rx 数据就绪中断。

当接收器被使能 (RS485CTRL 位 1=“0”) 时, 所有接收到的字节都会被存放到 RXFIFO 中, 直到接收到与 RS485ADRMATCH 的值不匹配的地址字符为止。当出现不匹配时, 接收器会通过硬件自动禁能 (RS485CTRL 位 1 将会置位)。所接收到的非匹配地址字符将不会被存放到 RXFIFO 中。

RS-485/EIA-485 自动方向控制

RS485/EIA-485 模式包括选择是否允许发送器自动控制 DIR 管脚的状态作为方向控制输出信号。

该特性是通过将 RS485CTRL 的位 4 置“1”来使能。

如果方向控制使能, 当 RS485CTRL 的位 3=0 时, 则使用 $\overline{\text{RTS}}$ 管脚。当 RS485CTRL 的位 3=1 时, 则使用 $\overline{\text{DTR}}$ 管脚。

当自动方向控制使能时, 被选中的管脚在 CPU 写数据到 TXFIFO 时就会拉低 (驱动为低电平)。最后一个数据位一旦发送出去, 选中的管脚就会被拉高 (驱动为高电平)。请参见 RS485CTRL 寄存器的位 4 和位 5。

除了回写模式, RS485CTRL 位 4 对方向控制管脚的控制优先于所有其它机制。

RS485/EIA-485 驱动器延时

驱动器延时是最后一个停止位移出 TXFIFO 和撤销 $\overline{\text{RTS}}$ 信号之间的延时。该延迟时间是以波特率时钟周期为单位的。可设定任何从 0 到 255 位时间的延时。

RS485/EIA-485 输出反置

$\overline{\text{RTS}}$ (或 $\overline{\text{DTR}}$) 管脚上的方向控制信号极性可通过设置 U0RS485CTRL 寄存器的位 5 来改变。当该位置位时, 方向控制管脚在发送器有数据要发送时就会驱动为逻辑“1”。在最后一个数据位发送出去后, 方向控制管脚就会驱动为逻辑“0”。

11.7 结构

UART 的结构如图 11.5 所示。

APB 接口提供了 CPU 或主机与 UART 之间的通信连接。

UART 接收器模块 (U0RX) 监控串行输入线 RXD 的有效输入。UART RX 移位寄存器 (U0RSR) 通过 RXD 接收有效字符。当 U0RSR 接收到一个有效字符时, 它将该字符传送到 UART RX 缓冲寄存器 FIFO 中, 等待 CPU 或主机通过通用主机接口进行访问。

UART 发送器模块 U0TX 接收 CPU 或主机写入的数据, 并且将数据缓存到 UART TX 保持寄存器 FIFO (U0THR) 中。UART TX 移位寄存器 (U0TSR) 读出存放在 U0THR 中的数据, 并对数据进行汇编, 通过串行输出管脚 TXD1 发送出去。

UART 波特率发生器模块 U0BRG 产生 UART TX 模块所使用的时序。U0BRG 时钟输入源为 UART_PCLK。主时钟由 U0DLL 和 U0DLM 寄存器中所指定的除数分频。分频所得的时钟为过采样时钟 NBAUDOUT 的 16 倍。

中断接口包括 U0IER 和 U0IIR 寄存器。中断接口接收若干个由 U0TX 和 U0RX 模块发出的单时钟宽度的使能信号。

U0TX 和 U0RX 所发送的状态信息会被存放到 U0LSR 中。U0TX 和 U0RX 的控制信息会被存放到 U0LCR 中。

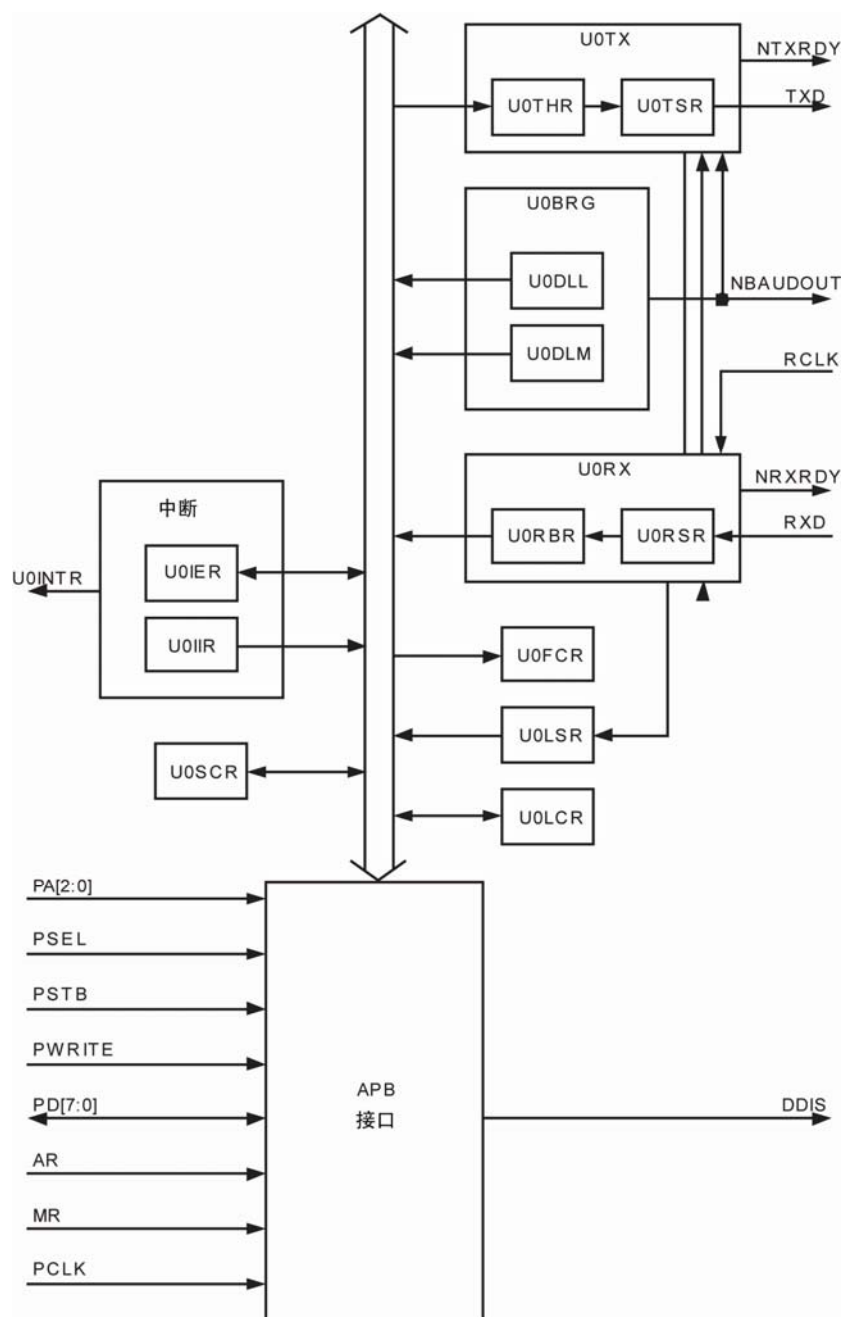


图 11.5 UART 结构图